

Sistema de gestión de recursos para la tarjeta Spartan 3E 500 con Labview*

D. León, B. Quinga, V. Salgado, A. Vizúete y D. Alulema

Abstract— El presente artículo muestra un resumen de las características principales del módulo LabVIEW-FPGA, su utilización y las ventajas de usar LABVIEW como software para la programación de FPGA, también la ejecución y programación de recursos de la tarjeta FPGA Spartan 3E donde se utilizan varios de sus módulos. Para mostrar el uso de los módulos de la FPGA con este software se realizó una aplicación que permite controlar la velocidad y el sentido de giro de un servomotor en base a una señal analógica, además se muestran los resultados tanto en la LCD de la tarjeta como en una pantalla VGA.

I. INTRODUCCIÓN

Generalmente la programación para FPGA's es realizada en el software XILINX ISE, ya que es específicamente destinado para este tipo de dispositivos. Este software contiene estructuras, palabras definidas, un orden para su correcta compilación y creación de código VHDL.

National Instruments (NI) es una empresa fundada en 1976 y su principal producto creado en los 80 fue LabVIEW. Desde entonces la empresa se dedica al desarrollo y venta de productos de software, hardware y servicios. Sus mercados tradicionales son los campos de adquisición de datos, control de instrumentos e instrumentación virtual, sistemas de comunicaciones y sistemas embebidos PXI y CompactRIO. [6]

NI myRIO está equipado con un FPGA Xilinx Zynq integrado y procesador ARM Cortex-A9, para que los usuarios puedan programar E/S personalizadas e implementar procesamiento en tiempo real en un dispositivo. Además utiliza el Módulo LabVIEW FPGA para crear el código FPGA personalizada lo que hace que sea fácil de modificar el código, se ejecuta en paralelo con el código que se crea con el Myrio VIs y el Módulo LabVIEW Real-Time.[7]

II. MÓDULO LABVIEW DE LA FPGA

A. Controlador LabVIEWFPGA para SPARTAN 3E XUP

Este módulo permite desarrollar aplicaciones con FPGA por medio de LabVIEW, se encuentra disponible para uso educativo y no se lo puede utilizar para el hardware FPGA personalizado.

*Universidad de las Fuerzas Armadas - ESPE.
Danilo León e-mail: dcleon@espe.edu.ec
Bryan Quinga e-mail: bgquina@espe.edu.ec
Kathy Salgado e-mail: kvsalgado@espe.edu.ec
Alexis Vizúete e-mail: oavizúete@espe.edu.ec
Darwin Alulema e-mail: doalulema@espe.edu.ec

Se debe descargar los controladores para su utilización con el software LabVIEW. Estos controladores tienen las siguientes características.

- Plug-in para el módulo LabVIEW FPGA para programa programar en Spartan 3E
- Manual Para inicialización de tarjeta Spartan 3E.
- Drivers LabVIEW FPGA y ejemplos para todos los recursos abordado

III. CARACTERÍSTICAS DEL MÓDULO LABVIEW FPGA

Este módulo permite la programación de FPGA, debido a su capacidad para representar con claridad y paralelismo el flujo de datos, posee características como:

- Capacidad de crear hardware personalizado de bajo nivel y sin lenguajes de hardware o el diseño a nivel de placa [1].
- Permite enlazar código VHDL utilizando el nodo de interfaz LabVIEW HDL existente [1].
- Resuelve aplicaciones, incluyendo rutinas de activación, el control de ultra velocidad, interfaz con protocolos digitales, procesamiento digital de señales, y aplicaciones en general que requieran la confiabilidad del hardware de alta velocidad y determinismo estrecho [1].

IV. BENEFICIOS DE USAR EL MÓDULO LABVIEW FPGA

LabVIEW FPGA ofrece un enfoque de programación gráfica que simplifica la tarea de conectar a E/S y comunicar datos, mejorando enormemente la productividad del diseño y reduciendo el tiempo al mercado.

Con FPGA IP Builder, puede crear algoritmos utilizando elementos de programación de alto nivel, como matrices y bucles, y automáticamente optimizarlo para la FPGA utilizando directivas. La optimización del código de algoritmo es un equilibrio entre el rendimiento y el tiempo de utilización de recursos.

FPGA IP Builder puede dar una estimación de temporización en la utilización de recursos y rendimiento en cuestión de minutos, ya que está completamente equipado con habilidades integradas de simulación y herramientas de depuración. Dentro de la simulación, permite depurar código con funciones de depuración de LabVIEW [3].

V. ELEMENTOS DE LABVIEW PARA SPARTAN 3E

LABVIEW muestra opciones específicas y disponibles para la tarjeta FPGA SPARTAN 3E.

Se pueden encontrar bloques que sirven específicamente para la programación de operaciones que controlan tanto la entrada y salida de datos en FPGA y la configuración de lectura y escritura de los mismos.

Con las opciones que LABVIEW brinda se puede obtener o establecer una o más propiedades en los distintos elementos de entrada o salida. Las propiedades disponibles varían según la tarjeta FPGA y los recursos de entrada y salida como se puede ver en la figura 1.

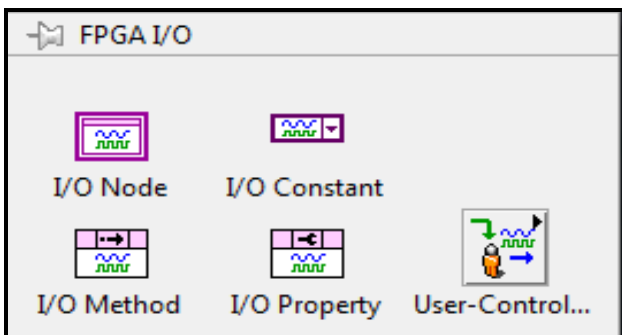


Fig. 1. FPGA I/O.

LABVIEW también ofrece funciones de entrada y salida de muestreo controlado por el usuario, estos bloques son utilizados para obtener entradas o salidas con un control más específico sobre el hardware de la FPGA como se puede ver en la figura 2. Permiten que el usuario tenga el control para iniciar o finalizar pulsos de reloj, leer nuevos datos, escribir nuevos datos sin sobrescribir los que ya fueron previamente escritos, borrar rutas de datos e informa sobre el estado de escritura y lectura de los datos de entrada y salida.

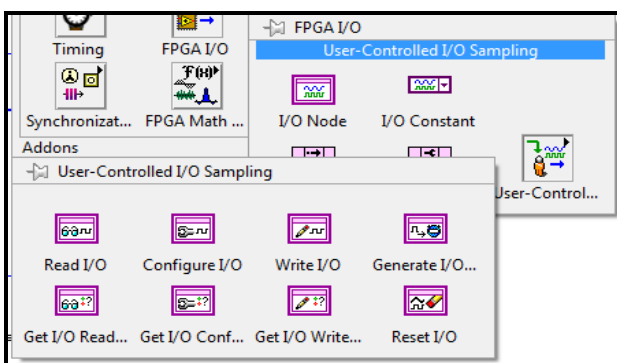


Fig. 2. FPGA entradas y salidas.

VI. ELEMENTOS DE LABVIEW PARA FPGA

LABVIEW dispone de opciones en la interfaz FPGA VI's especialmente para establecer y poner fin a la comunicación entre LABVIEW y la tarjeta FPGA.

Dispone de métodos para realizar descargas, abortar, reset, y ejecutar el VI de la FPGA en una interfaz junto con la tarjeta en funcionamiento, existen métodos que esperan y reconocen las interrupciones FPGA VI, leen FIFOs DMA, y escriben a FIFOs DMA como se puede ver en la figura 3.

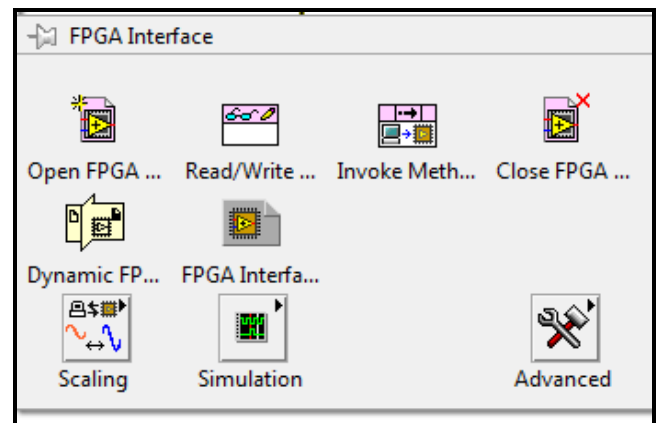


Fig. 3. Bloque General de programación

En la interfaz FPGA se puede manejar el control de frecuencias o la conversión de frecuencia, fase, y los parámetros de ciclo de trabajo en unidades de punto fijo normalizado a la velocidad del reloj, la generación de coeficientes de filtros Butterworth y Notch, también maneja la conversión de la salida de la transformada rápida de Fourier (FFT) a una potencia o espectro de amplitud como se puede ver en la figura 4.

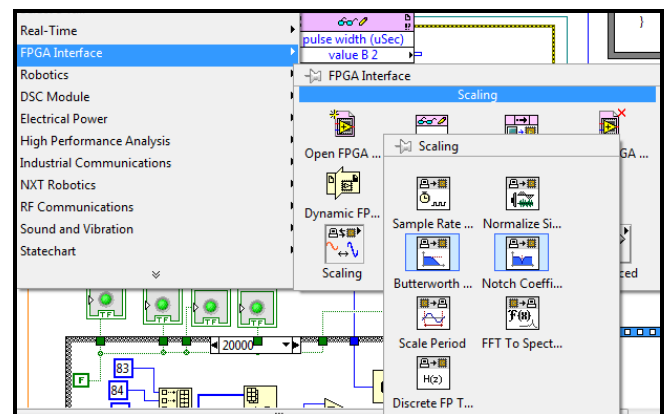


Fig. 4. Contenido de un bloque específico de programación.

Existen opciones que controlan todo lo que se refiere a la simulación de la programación como se puede ver en la figura 5, con estas alternativas se puede obtener en general el tiempo en que se demora en realizar la simulación, hacer una pausa en la simulación al provocar un punto de interrupción que se produzca en el simulador de terceros y el control de tiempo de pausa de la simulación.

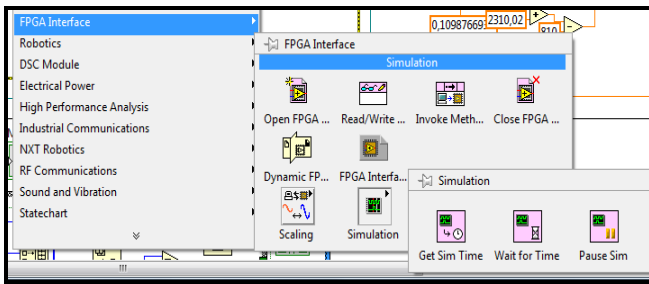


Fig. 5. Contenido del bloque de simulación de la FPGA.

VII. DISEÑO DEL SISTEMA

Para el control y ejecución de la aplicación como se observa en la Figura 6, se implementó una interfaz gráfica de la aplicación realizada en LabVIEW la cual permite observar la variación del conversor análogo digital, la posición que ocupa el servomotor de acuerdo al cambio del conversor ADC, indicadores booleanos que muestran la impresión en la pantalla LCD, además de controladores que manejan el color de la pantalla VGA y el color del píxel generado.

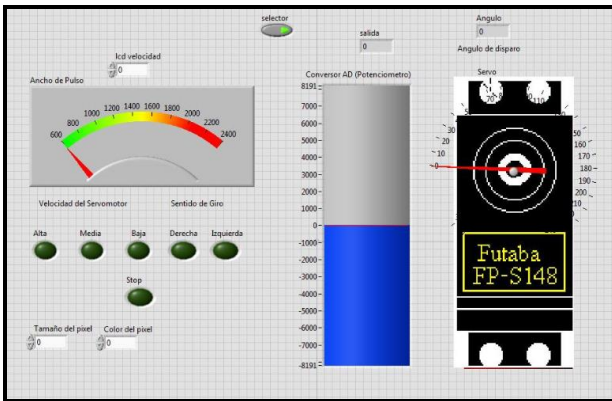


Fig. 6. Interfaz Gráfica Aplicación

Se ha realizado un control de velocidad para la pantalla VGA, con lo que el píxel varía la velocidad de desplazamiento en sentido vertical y horizontal con la posición horaria y anti horaria del servomotor, respectivamente.

El diagrama esquemático correspondiente a la aplicación que se detalla en la Figura 7.

La aplicación realizada requiere leer datos del conversor ADC, este es el bloque principal debido a que a partir de este se desarrolla la aplicación. Con la lectura del módulo ADC se genera un valor pequeño al que se debe amplificar para poder utilizarlo. Con esta conversión se genera un valor digital, el cual se encuentra en un rango de un valor máximo y mínimo, este valor es el que se usa para controlar todos los módulos utilizados en la tarjeta SPARTAN 3E 500 para la aplicación realizada.

Para utilizar el módulo LCD se realiza la inicialización del mismo y se trabaja con un bus de 4 bits para el envío de instrucciones y datos. Los datos que recibe la LCD son bytes correspondientes a códigos ASCII. Según la lectura del

conversor ADC, se realizaron casos de comparación para validar en la pantalla LCD cada ubicación y velocidad con la que el servomotor se encuentra trabajando.

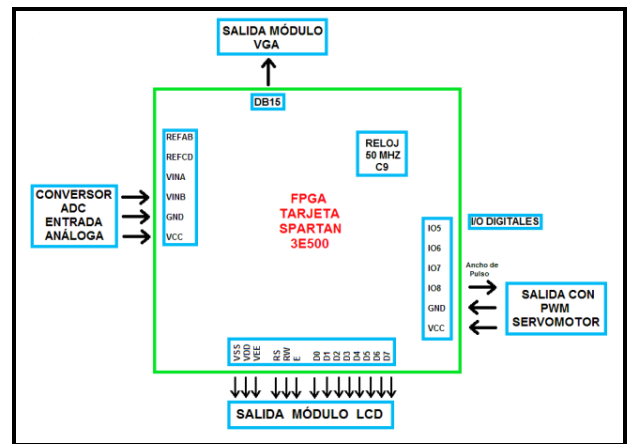


Fig. 7. Diagrama Esquemático Aplicación

Mediante el valor recibido por el módulo ADC se carga el ancho de pulso del servomotor, con lo que se definen características de velocidad y posición del mismo.

Finalmente para el módulo VGA se debe utilizar el oscilador de 50 MHz que incluye la tarjeta SPARTAN 3E500 debido a que se debe sincronizar de forma horizontal y vertical continuamente.

Se estableció la calidad de resolución de la pantalla VGA, ubicación y desplazamiento del píxel generado de acuerdo a condiciones de lectura del conversor ADC, validado con el movimiento del servomotor.

Se realizaron diferentes bloques de programación para cada módulo mostrado en el diagrama esquemático, pero se ubicaron todos los bloques dentro de un VI "módulos" para utilizar los recursos de la FPGA que LabVIEW ofrece al programador.

Es necesario la creación de un VI "final" de la aplicación, en este archivo podemos utilizar el path de todos los bloques de los módulos antes mencionados, con esto todas las variables creadas en el VI se heredan a este nuevo VI "final" creado.

En el nuevo VI "final" creado se pueden utilizar todas las funciones que LabVIEW ofrece, como son: matemáticas, lógicas y de programación, no únicamente de la FPGA por eso fue necesario realizar el procedimiento antes mencionado.

VIII. RESULTADOS

Con la aplicación se obtuvo el control de un servomotor, tanto su velocidad variable como el sentido de giro del mismo, estas diferentes opciones de control se presentan en la LCD que dispone la FPGA y en la pantalla VGA. La variación tanto del sentido como de la velocidad se lo implementó con el módulo conversor análogo digital controlado por un potenciómetro, por medio del cual se da variaciones de ancho de pulso (PWM) y controla los

parámetros antes mencionados, además permite visualizarlos en el LCD.

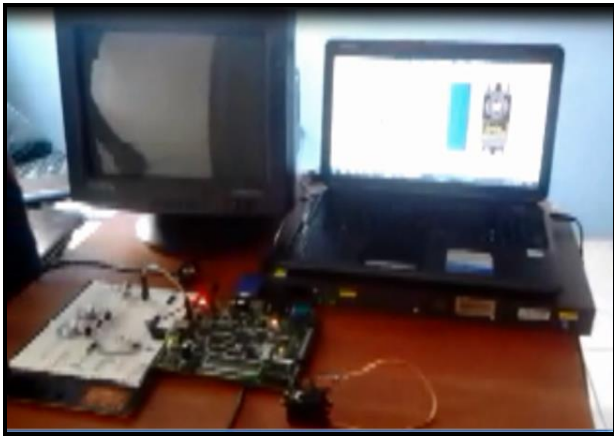


Fig. 8. Resultados físicos de la aplicación

Se visualiza el control de la velocidad y sentido en una pantalla VGA de 640x480 en donde se presenta el gráfico de un conjunto de pixeles que forman un cuadrado que se mueve de arriba hacia abajo, si el sentido de giro es horario, y de derecha a izquierda, si el sentido de giro es anti horario. De igual forma la velocidad del movimiento del cuadrado varía según como se controle la velocidad a través del potenciómetro.



Fig. 9. Pantalla VGA

En el caso del servomotor se optó por usar uno truncado para que de esta forma tenga los 360 grados de libertad de movimiento, con esto se pudo observar la variación de velocidad y cambio de giro del mismo, logrando así mostrar resultados exitosos en el control realizado en base a LabVIEW.

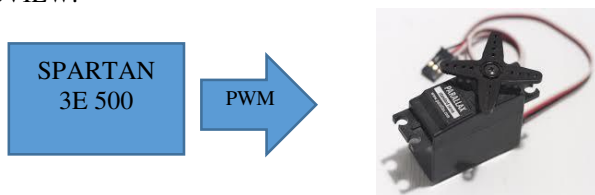


Fig. 10. Servomotor

IX. CONCLUSIONES

Labview permite compilar y cargar el programa directamente en la tarjeta, utilizando el compilador propio de Xilinx para la FPGA Spartan 3E.

Se debe tener en cuenta que hay módulos exclusivos para cada tarjeta y también módulos generales para una FPGA, por lo cual es necesario diferenciar cada uno de ellos ya que se pueden generar errores al mezclar componentes de cada módulo.

Realizar las pruebas de funcionamiento de los módulos mencionados en Windows 7 de 32 bits, ya que se produjeron errores tanto en Windows 7 de 64 bits y Windows 8.

Las tarjetas de National Instruments que utilizan FPGA como procesador, por ejemplo la Ni MyRio utilizan las FPGA de Xilinx, gracias a esto la programación en LabVIEW es compatible con otras tarjetas que utilizan dicha tarjeta, como la SPARTAN 3E.

Labview al ser un lenguaje de alto nivel permitió una programación más sencilla, además que gracias a sus módulos destinados exclusivamente a FPGA's se redujo programación y se aprovechó varios recursos de la tarjeta SPARTAN 3E (convertor A/D, VGA, PWM) facilitando su ejecución y funcionamiento correcto.

REFERENCIAS

- [1] N. Instruments, «Using LabVIEW FPGA with the Xilinx SPARTAN-3E XUP Starter Kit.» [En línea]. Available: http://digital.ni.com/express.nsf/bycode/spartan3e?opendocument&lang=en&node=seminar_US.
- [2] N. Instruments, «Using LabVIEW FPGA with the Xilinx SPARTAN-3E XUP Video Tutorial.» [En línea]. Available: <http://www.ni.com/labview/fpga/esa/>.
- [3] N. Instruments, «Software de Desarrollo de Sistemas NI LabVIEW.» [En línea]. Available: <http://www.labview.com/products/filterhdl/>.
- [4] N. Instruments, «LabVIEW FPGA Module Training for Xilinx Spartan 3E XUP Hardware.» [En línea]. Available: <http://www.ni.com/white-paper/6848/en/>.
- [5] Wikipedia, «National Instruments.» [En línea]. Available: http://es.wikipedia.org/wiki/National_Instruments.
- [6] N. Instruments, «Aplicaciones de NI myRIO.» [En línea]. Available: <http://www.ni.com/myrio/applications/esa/>.
- [7] «FPGA Interface VI's and functions.» [En línea]. Available: http://zone.ni.com/reference/en-X/help/371599H-01/vfpgahost/fpga_interface_palette/.